Dalším sekvenčním obvodem je **obvod D.** Jednu jeho variantu máme na následujícím schématu.



Na levé straně vidíme vstupy – nahoře vstup D (data), dole vstup CLK (clock - hodiny). Na pravé straně jsou výstupy – Q a Q\_NEG. V pravé části schématu vidíme nám již známý obvod R-S. Protože známe jeho funkci, bude zjištění funkce obvodu D hračkou.

Nechť nejdříve přivedeme na vstup CLK logickou 0. Za hradly IC1C a IC1D na drátech R\_NEG a S\_NEG jsou hodnoty ..................... . Dále je obvod R-S . Pro tyto (ty, co jsou právě teď na vstupních drátech) vstupní hodnoty obvod R-S dělá ............................. No a totéž dělá celý obvod D. Takže závěr: Pokud je na vstupu CLK hodnota 0 , obvod D ........

Pokročme dále. Nechť je na vstupu CLK hodnota 1 a na D také 1. V tom případě bude na drátech R\_NEG a S\_NEG hodnota .......... (pište si ti tam ! Kopírujte si to ! Vytiskněte si to !) Obvod R-S, který má na vstupech ..... , dělá ...... . A totéž dělá obvod D. Závěr: pokud je na vstupu CLK 1 a na vstupu D 1 , je na výstupu Q ........................

A naposledy:

Nechť je na vstupu CLK hodnota 1 a na D 0. V tom případě bude na drátech R\_NEG a S\_NEG hodnota .......... (pište si ti tam ! Kopírujte si to ! Vytiskněte si to !) Obvod R-S, který má na vstupech ..... , dělá ...... . A totéž dělá obvod D. Závěr: pokud je na vstupu CLK 1 a na vstupu D 0 , je na výstupu Q ........................

Nyní se podíváme na oba poslední závěry a pokusíme se je zobecnit: pro CLK = 1 je hodnota na D a na Q .......................... (doplňte vztah mezi D a Q )

Na další stránce pokračujte až tehdy, když si vyplníte celou předchozí stránku.

Činnost obvodu D lze vyjádřit tabulkou:

|  |  |  |  |
| --- | --- | --- | --- |
| **D** | **CLK** | **Q** | **Q\_NEG** |
|  |  |  |  |
| X | 0 | Q-1 | Q\_NEG-1 |
| 1 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 |

Tabulka - stejně jako ona u obvodu R-S – říká: když na vstup D a CLK přivedeme ..., tak na výstupu bude ..... Q-1 a Q\_NEG-1 je doufám jasné, pokud ne, viz obvod R-S

Tabulka nemusí vypadat takhle – může být i takováto:

|  |  |  |  |
| --- | --- | --- | --- |
| **D** | **CLK** | **Q** | **Q\_NEG** |
|  |  |  |  |
| X | 0 | Q-1 | Q\_NEG-1 |
| D | 1 | D | D\_NEG |

Říká totéž jako předchozí tabulka. Za D si dosadíme nějaké číslo Booleovy algebry , a na výstupu Q vidíme, co nám vyjde. X je samozřejmě cokoli.

A pokud teď začnete šílet a ptát se, kterou tabulku se máte naučit nazpaměť, tak odpověď je jednoduchá: žádnou. Vy máte vědět, jak funguje obvod D, a v případě potřeby si tabulku briskně odvodíte.

Obvod D funguje následovně**: Po celou dobu, kdy je na vstupu CLK logická 1, kopíruje data ze vstupu D na výstup Q. Pokud je na CLK log. 0, obvod si pamatuje svůj předchozí stav.**

Obvod, který jsme si právě ukázali, se nazývá „obvod D řízený úrovní“ . Pro něj je důležité: Po **celou dobu**, kdy je na vstupu CLK logická 1, .....................

Kromě tohoto obvodu existuje další varianta, to je obvod D řízený hranou. Ten funguje následovně:  **V okamžiku vzestupné hrany na vstupu CLK kopíruje data ze vstupu D na výstup Q. Jinak si obvod pamatuje svůj předchozí stav.**  Vzestupná hrana je přechod z log. 0 na log 1 (rissing edge)

Průběhy signálů pro obvod D řízený hranou a úrovní



V grafu máte vstupy CLK a D dvou obvodů D. Průběh signálu na nich jsem si vymyslel, slouží pro výukové účely. Pod nimi je výstup Q obvodu řízeného úrovní a výstup Q obvodu řízeného hranou.

S grafem pracujeme následovně (xlsx soubor máte v témže adresáři, udělejte si to na něm):

Řekneme si: od tohoto okamžiku až sem ( nejlépe vybarvit) je na vstupu CLK logická 1. Vidím, že na výstupu Q obvodu řízeného hranou je ta samá hodnota, jako na vstupu D. Ukázat, nakreslit šipky , udělat průběh nějakou barvou. Dále: od tohoto okamžiku až sem ( nejlépe vybarvit) je na vstupu CLK logická 0. Chvíli před změnou z 1 na 0 na CLK byla na výstupu Q hodnota ...... , a obvod si ji pamatuje. Vidím to tady. Vybarvit, udělat šipky .

U výstupu obvodu řízeného hranou: řekneme si: tady je vzestupné hrana na vstupu CLK . V grafu si uděláme čáru seshora dolů. V tomto okamžiku je na vstupu D hodnota .... , a ta se kopíruje na výstup Q. Další vzestupná hrana je tady. V tomto okamžiku je na vstupu D hodnota .... , a ta se kopíruje na výstup Q. Stav obvodu se mění pouze v těchto okamžicích – vzestupná hrana na CLK. Kromě těchto okamžiků si obvod pamatuje svůj předchozí stav, to vidíme tady ( vybarvit, udělat šipky )

**7474**

je obvod D řízený hranou. Máte ho ve svých součástkách. Datasheet máte v adresáři, podívejte se. <http://ozeas.sdb.cz/panska/2A/DI/Hradelka/vyuka/sekvencni_obvody/D/sn74hct74.pdf>

Originál je na <https://www.ti.com/lit/ds/symlink/sn74hct74.pdf?ts=1602490656334&ref_url=https%253A%252F%252Fwww.google.com%252F>

V pouzdře jsou dva obvody D. Popíšeme si jeden, druhý je analogický.

pin 1 CLR\_NEG ..... to je RESET\_NEG clr jako clear, vynuluj , opět ve vztahu ke Q

pin 4 PRE\_NEG .... to je SET\_NEG pre jako preset přednastavení dá Q do 1

výrobci si u označování pinů dost vymýšlejí, není na to žádná mezinárodní norma. CLR\_NEG a PRE\_NEG dělají totéž, co vývody R\_NEG a S\_NEG u obvodu R-S

pin 2 vstup D

pin 3 vstup CLK hodinový vstup

pin 5 výstup Q

pin 6 výstup Q\_NEG

Dále se podíváme na funkční tabulku FUNCTION TABLE

První dva řádky udávají funkci vstupů CLR\_NEG a PRE\_NEG . Na CLK a D přitom nezáleží, je tam cokoli – X . Pro vstupní hodnoty 00 je obvod v hazardním stavu – přečteme si poznámku: This configuration is nonstable; that is, it does notpersist when PRE or CLR returns to its inactive(high) level.

Jako obvod D pracuje 7474 tehdy, když na vstupech CLR\_NEG a PRE\_NEG je hodnota 11 . Na hodinách vidíme vzestupnou hranu (to je šipka nahoru) . Předchozí stav obvodu se tady značí Q0 . Nezbývá, než trochu popustit uzdu fantazii a zapojit své znalosti. Pláč, že „ ale Kubalík říkal, že předchozí stav se značí Q-1“ , vám tady nepomůže.

Vstupy CLR\_NEG a PRE\_NEG se nazývají **Asynchronní nastavovací vstupy** . Asynchronní proto, že jejich akce (nastavené Q na 0 nebo 1) proběhne okamžitě, nezávisle na stavu hodin CLK .

V další části datasheetu můžete obdivovat, co všechno konstruktéři nacpali do jednoho mrňavého pouzdra.